

第2章

FPGA開発ツールで シミュレーションを体験する <<Altera 編>>

— Quartus II シミュレータ活用チュートリアル

伊東 響

ここでは、米国Altera社のFPGA開発ツールQuartus IIが標準で搭載しているシミュレーション機能を活用する方法を解説する。小規模な回路であれば手軽に検証したい場合には有用な機能である。本誌付属DVD-ROMには、無償で利用できるQuartus II Web Editionを収録している。 (編集部)

米国Altera社のFPGA開発ツール「Quartus II」には、シミュレーションの機能があります。論理機能を検証するための機能シミュレーションと、ターゲット・デバイスに合わせて論理機能とワースト・ケース・タイミングを解析するタイミング・シミュレーションの両方に対応します。

1. Quartus IIのシミュレーション機能

Quartus IIでは、プロジェクトに含まれる設計の全体でも一部でもシミュレーションできます。シミュレーションしたいデザイン・エンティティを指定すれば、そのデザイン・エンティティとすべての下位デザイン・エンティティをシミュレーションします。

● Quartus IIのシミュレーション機能の使いどころ

Quartus IIのシミュレーション機能は、シミュレーション専用のツールほど高機能、高性能ではありません。例えば、米国Mentor Graphics社のシミュレータ「ModelSim」と比べると機能的にはかないませんし、シミュレーション時間も長くなります。しかし、Quartus IIのシミュレーション機能も多くのエンジニアが実際に使っています。

Quartus IIのシミュレーション機能を使う利点としては、操作も簡単で手軽に論理検証ができるというところでしょう。設計規模があまり大きくなく、かつ多彩な入力データが不要な場合はQuartus IIだけで十分な場合もあります。例えば、モジュールごとの動作確認や制御系の信号のタイミングを検証するのであれば、Quartus IIのシミュレーション機能が手軽です。ひとつのツールだけで、ひとりのことができることが大きな利点と言えます。

● シミュレータ専用ツールとの使い分け

複雑なシミュレーションを行うことを考えると、シミュレーション専用のツールに分があります。Quartus IIのシミュレーション機能向けのテスト・ベクタを入力するのは手間もかかり、時間的にもModelSimを使う方が便利です。

シミュレータの使い分けについては、実際の開発現場では人(会社、部署)によりさまざまという印象を持ちます。例えば、ModelSimを使い慣れているエンジニアは、すべてModelSimでシミュレーションしてしまうケースが多いようです。比較的小規模な設計の多いエンジニアであれば、Quartus IIだけですべて終わらせてしまいます。

併用する人も多いようです。設計しながら回路の動きを確認したいときなどはQuartus IIのシミュレーション機能を使って確認します。設計がひととおり終わって、仕様どおりに動作するかを本格的に検証するときには、シミュレーション仕様書を作り、テストベンチを作成して、ModelSimを使ってシミュレーションします。

画像処理系システムのように、処理するデータが膨大な

KeyWord

Quartus II, シミュレーション, テストベンチ, テスト・ベクタ, ベクタ波形ファイル

2

場合には、Quartus のシミュレーション機能と実機 (FPGA) という組み合わせによる検証手法を採ることがあります。データ量が膨大な場合、すべてをシミュレーションで検証するのが困難なためです。各フィルタの機能や、制御信号のタイミングについてクロック・レベルでシミュレーションした後、画像処理本来の検証は実機を使います。同期信号などが1クロックずれてしまうような不具合は、実機よりもシミュレーションのほうが確実に確認できます。実機を使って検証する場合、実機からの出力結果をシミュレーションに戻すような検証手法を採ることもあります。

2. Quartus II によるシミュレーションを体験する

ここでは同期ロード付きの5ビット・カウンタとコンパレータを組み合わせた回路(図1)を例に、Quartus のシミュレータによる検証を行います。

サンプル回路は、カウンタの値が16進数で12h(10進数では18)になったら、aeb 信号を出力してカウンタの初期値をロードするという簡単なものです。設計の詳細は、付属DVD-ROM に収録のプロジェクト・ファイルを参照してください。

Quartus を使ってシミュレーションを実行する基本的なフローを図2に示します。

● テスト・ベクタの作成

Quartus を使ったシミュレーションでは、テスト・ベクタとして波形ファイルを使用します。ベクタ波形ファイル(.vwf)、ベクタ・テーブル出力ファイル(.tbl)、ベクタ・

ファイル(.vec)、ベクタ・テーブル・シミュレータ・チャネル・ファイル(.scf)をサポートしています。

ここではQuartus の Waveform Editorを使い、波形フォーマットの入力ベクタ・ファイルを作成します。Waveform Editorではシミュレータ・チャネル・ファイルとベクタ・ファイルを編集することはできませんが、ベクタ波形ファイルとして保存することは可能です。

1) コンパイル

まず、Quartus で検証対象のモジュールをあらかじめコンパイルしておきます。コンパイルは、Quartus のメニューから「Processing」「Start Compilation」を選択するだけです。

2) ベクタ波形ファイルの新規作成

コンパイルが正常に終了したら、テスト・ベクタとして使用するベクタ波形ファイルを作成します(図3)。

まず、Quartus の左上から「File」「New...」を選択します。New ウィンドウでは、Other Files タグの中にある「Vector Waveform File」を選択して[OK]をクリックします。すると、Waveform エディタが起動します。

3) 入力ベクタ波形の作成

Waveform エディタを使って、入力ベクタ波形を作成し

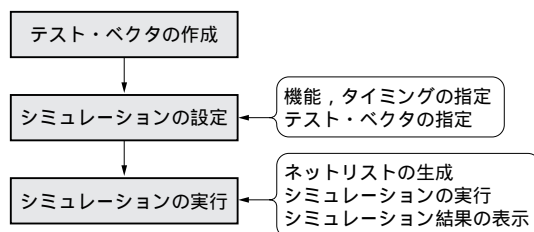


図2 Quartus によるシミュレーション手順

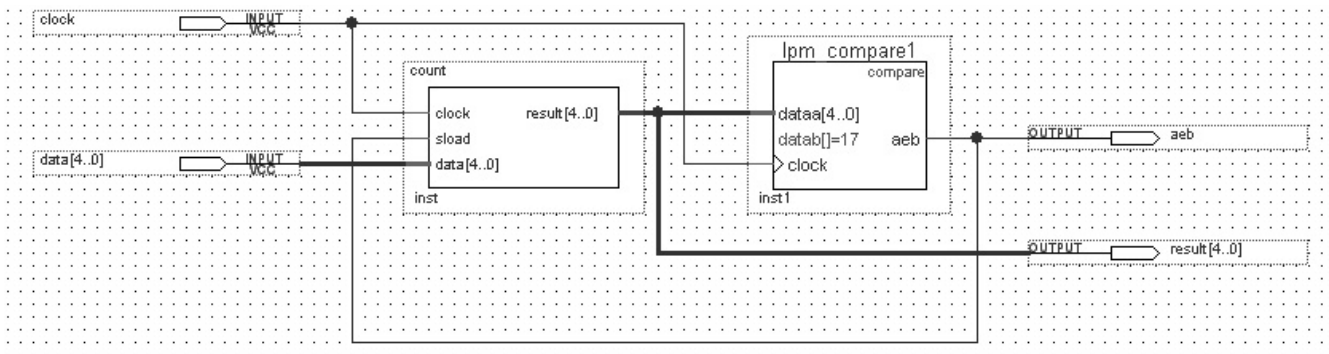


図1 サンプル回路

カウンタの値が16進数で12h(10進数では18)になったら、aeb 信号を出力してカウンタの初期値をロードする。同期ロード付きの5ビット・カウンタとコンパレータを組み合わせた回路である。

ます(図4)。

まず、入力信号と観測したい出力信号を定義します。Nameの下空白部分をダブル・クリックすると、信号名を入力するInsert Node or Busウィンドウが起動します。ここで、手動で信号を入力しても構いませんが、Node Finderを使うと楽に入力ができます。

[Node Finder...]ボタンをクリックしてNode Finderを起動します。Filter欄で信号の種類を選んで表示させることができます。例えば、「Pinsinput」を選択し[List]ボタンをクリックすると、入力信号の一覧が表示されます。

今回使用する信号は、入力信号のclockとdata[4.0], 出力信号のresult[4.0]とaebの4種類です。Nodes Found欄の中から所望の信号を選択して、中央の[>]ボタンをクリックすると、Selected Nodes欄に選択した信号が入ります。必要な信号の選択が終わったら、[OK]ボタンをクリックします。Node Finderで選択した信号に関するパラメータが入力された状態でInsert Node or Busウィンドウの画面に戻るので、[OK]をクリックします。

Waveform エディタに戻ると、選択した信号と、その信号のデフォルト状態の波形が表示されます。ここで入力波形を編集します。

まず、clock 信号を50MHzのクロック(デューティ 50%)にします。clock 信号をクリックして選択した状態で、左側に並ぶアイコンから時計のマークのボタンをクリックすると、Clock ウィンドウが開きます。ここにパラメータを入力することで、クロック波形を生成できます。50MHzなのでPeriod欄は「20」と入力し、「ns」を選択して(または

「50」と入力し「MHz」を選択して[OK]ボタンをクリックします。すると、Waveform Editor に波形が自動的に入力されます。実際には必要に応じてクロックの開始時間や終了時間、位相(オフセット), デューティ比などを変更します。Data 信号(バス)は「00」のままとします。

なお、波形を編集するときには、変更したい波形をマウスで選択して左側のアイコンをクリックするか、右クリックで表示されるメニューから「Value」を選んで所望の設定を行います。

入力波形の編集が終わったら、Quartus のメニューから「File」「Save」で保存しておきます。

● シミュレーションの設定

シミュレーションを実行するためには、シミュレータの設定を行う必要があります(図5)。

Quartus のメニューから「Processing」「Simulator Tool」を選択すると、Simulator Tool ウィンドウが開きます。

論理シミュレーションを実行するためには、Simulation Mode欄で「Functional」を選びます(「Timing」を選ぶことで遅延を含んだシミュレーションになる)。

Simulation input 欄には先ほど作成したベクタ波形ファイルの名前を入力します。

[Generate Functional Simulation Netlist]ボタンをクリックすると、論理シミュレーション用のネットリストが生成されます。画面に「Functional Simulation Netlist Generation was successful」と出れば成功です。

2

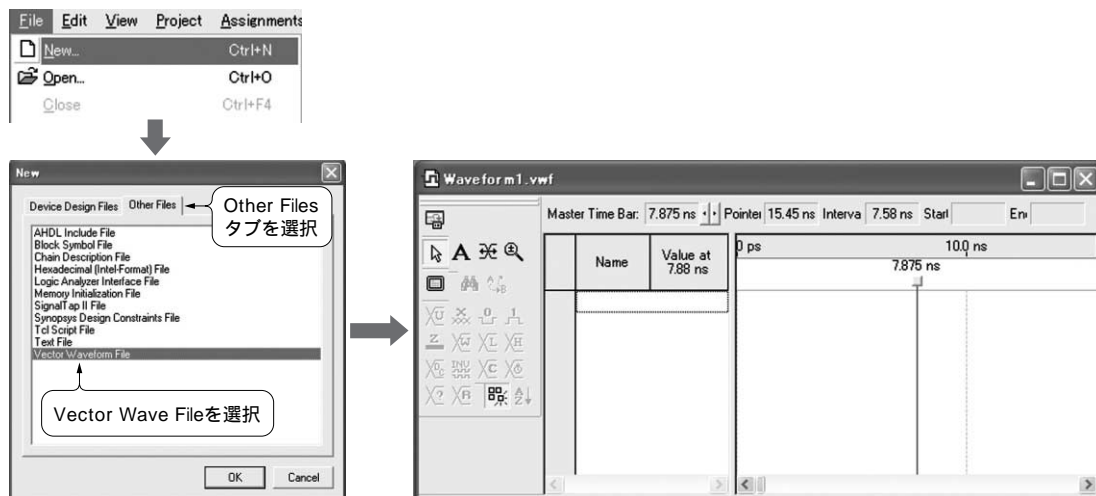


図3
ベクタ波形ファイル
の新規作成



ダブル・クリックで開く

信号の種類を選択

クリック

Node Finder

Filter: Pins: Input

Nodes Found:

Name	Assignments	Type	Creator
clock	Unassigned	Input	User enter
data	Unassigned	Input Group	User enter
data[0]	Unassigned	Input	User enter
data[1]	Unassigned	Input	User enter
data[2]	Unassigned	Input	User enter
data[3]	Unassigned	Input	User enter
data[4]	Unassigned	Input	User enter

Filterの条件で絞り込まれた信号の一覧

Selected Nodes:

Name	Assignments	Type	Creator
clock	Unassigned	Input	User enter

クリックで信号の一覧表示

Nodes Found欄から信号を選択してクリック

選択した信号の一覧

クリックして選択

Clock

Time range

Start time: 0 ps

End time: 1.0 us

Base waveform on

Time period: 20.0 ns

Offset: 0.0 ns

Duty cycle (%): 50

50MHzクロックの設定

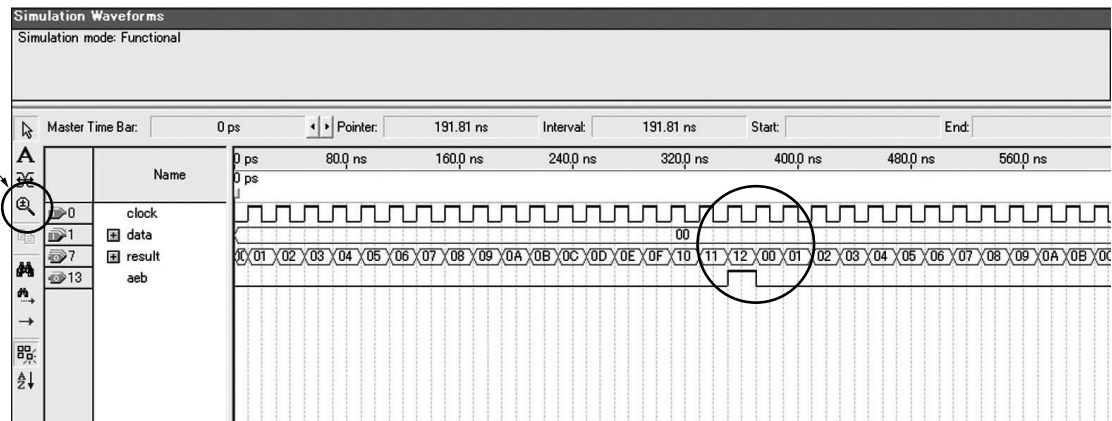
クリックで開く

Name	Value at 20.0 ns
clock	A 0
data	A [0]
result	A [0]
aeb	A X

図4
入力ベクタ波形の作成



図6
シミュレーション結果の波形表示
カウンタが12hのときに aeb 信号が“H”になり、カウンタは0に戻っていることが確認できる。



● シミュレーションの実行

いよいよシミュレーションの実行です。Simulation Tool ウィンドウの下にある[Start]ボタンをクリックします。シミュレーションが開始されます。画面に「 Simulator was Successful 」と表示されれば終了です。

Simulation Tool ウィンドウの下にある[Report]ボタンをクリックすると、シミュレーション結果が波形で表示されます(図6)。

シミュレーション結果を見る場合、左側のアイコンのうちズーム・ボタンを使って見やすい表示に調整します。カウンタが12hのときに eab 信号が“H”になり、カウンタは0に戻っているのです、仕様どおりの動作が確認できたことになります。

● まとめ

今回の例は簡単な回路ですが、多少複雑な制御系の信号であっても同様な手順で検証できます。

また、タイミング・シミュレーションを実行することによって、デバイス・ファミリやスピード・グレードを選定する目安にもなります。例えば、今回は50MHzで実行しましたが、動作周波数をさらに速くして、どれくらいの周波数までカウンタが動作するかを簡単に確かめることができます。

Quartus には、設計情報とシミュレーション結果から消費電流の見積もりをしてくれる機能(PowerPlay Power Analyzer)も搭載しています。小規模な回路に限らず、FPGA を活用するに当たって、Quartus の持つシミュレーション機能を活用するケースはあります。

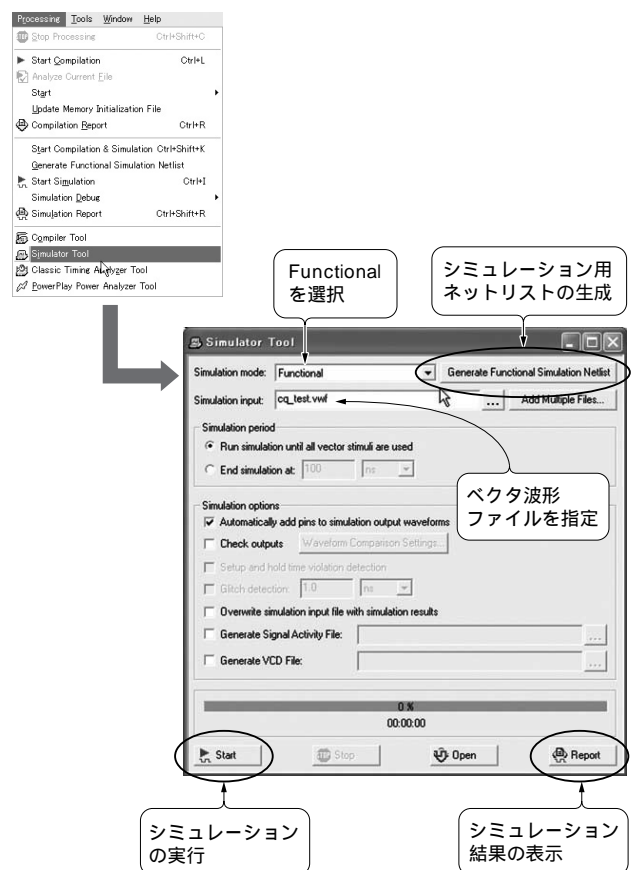


図5 シミュレーションの設定と実行

いとう・ひびき
FPGA エキスパート